**Interrupções**

Praticamente todos os computadores oferecem um mecanismo por meio do qual outros módulos (E/S, memória) podem interromper o processamento normal do processador.

A natureza específi ca dessas interrupções será examinada mais adiante neste livro, especialmente nos capítulos 7 e 12.

Porém, precisamos introduzir o conceito agora, para entender mais claramente a natureza do ciclo de instrução e as implicações das interrupções sobre a estrutura de interconexão.

O leitor não precisa se preocupar neste estágio com os detalhes da geração e processamento de interrupções, mas apenas se concentrar na comunicação entre os módulos, resultante das interrupções.

A extensão dessa pausa pode estar na ordem de muitas centenas ou mesmo milhares de ciclos de instrução que não envolvem memória.

Isso pode incluir a cópia dos dados para a saída em um buffer especial e a preparação dos parâmetros para um comando de dispositivo.

Sem o uso de interrupções, quando esse comando é emitido, o programa precisa esperar pelo dispositivo de E/S para realizar a função solicitada (ou sondar o dispositivo periodicamente).

Como a operação de E/S pode levar um tempo relativamente longo para terminar, o programa de E/S fica preso, esperando que a operação termine;

**INTERRUPÇÕES E O CICLO DE INSTRUÇÃO**

Com as interrupções, o processador pode estar engajado na execução de outras instruções enquanto uma operação de E/S está em andamento.

Depois que essas poucas instruções tiverem sido executadas, o controle retorna ao programa do usuário.

Enquanto isso, o dispositivo externo está ocupado aceitando e imprimindo dados vindos da memória do computador.

INTERRUPÇÕES MÚLTIPLAS

A discussão até aqui focou apenas a ocorrência de uma única interrupção.

O controlador da linha de comunicação gerará uma interrupção toda vez que uma unidade de dados chegar.

A unidade poderia ser um único caractere ou um bloco, dependendo da natureza do controle das comunicações.

**Função de E/S**

Até aqui, discutimos a operação do computador de acordo com o controle do processador, e vimos principalmente.

Assim como o processador pode iniciar uma leitura ou escrita com a memória, designando o endereço de um local específica, o processador também pode ler ou escrever dados em um módulo de E/S.

Assim, poderia ocorrer uma sequência de instruções semelhante em formato à da Figura 3.5, com instruções de E/S em vez de instruções de referência à memória.

Estrutura de barramento

Um barramento do sistema consiste, normalmente, em cerca de 50 a centenas de linhas separadas.

Embora existam muitos projetos de barramento diferentes, em qualquer barramento as linhas podem ser classificadas em três grupos funcionais linhas de dados, endereço e controle.

As ***linhas de dados*** oferecem um caminho para movimentacao de dados entre os modulos do sistema. Essas

linhas, coletivamente, sao chamadas de *barramento de dados*. O barramento de dados pode consistir em 32, 64,

128 ou ainda mais linhas separadas, sendo que o numero de linhas e conhecido como a *largura* do barramento

de dados. Como cada linha so pode transportar 1 bit de cada vez,

As ***linhas de endereço*** sao usadas para designar a origem ou o destino dos dados no barramento de dados.

Por exemplo, se o processador deseja ler uma palavra (8, 16 ou 32 bits) de dado da memoria, ele coloca

Barramentos

Em geral, quanto mais dispositivos conectados ao barramento, maior o tamanho do barramento e, portanto, maior o atraso de propagação. Esse atraso determina o tempo gasto para os dispositivos coordenarem o uso do barramento.

O barramento pode se tornar um gargalo à medida que a demanda de transferência de dados agregada se aproxima da capacidade do barramento.

Estrutura física

Existe um barramento local que conecta o processador a uma memória cache e que pode aceitar um ou mais dispositivos locais. O controlador da memória cache conecta a cache não apenas a esse barramento local, mas a um barramento do sistema ao qual estão conectados todos os módulos da memória principal.

As linhas de barramento podem ser separadas em dois tipos genéricos: dedicado e multiplexado. Uma linha de barramento dedicada é atribuída permanentemente a uma função ou a um subconjunto físico de componentes de computador.

Em um esquema centralizado, um único dispositivo de hardware, chamado de controlador ou árbitro de barramento, é responsável por alocar tempo no barramento.

O dispositivo pode ser um módulo separado ou parte do processador. Em um esquema distribuído, não existe um controlador central. Ao invés disso, cada módulo contém lógica de controle de acesso e os módulos atuam juntos para compartilhar o barramento.